

Digitaltechnik (DT)

<i>Modulbezeichnung / Kürzel</i>	Digitaltechnik (DT)	Stand: 14.06.2007
<i>Fachsemester</i>	1. Semester	
<i>Modulverantwortliche(r)</i>	Prof. Dr. Andreas Grebe	
<i>Sprache</i>	Deutsch	
<i>Lehrformen / SWS</i>	V2, Ü1, P1	
<i>Kreditpunkte</i>	5 ECTS-Punkte	
<i>Arbeitsaufwand</i>	60 h Präsenz 90 h Selbststudium	
<i>Voraussetzungen</i>	keine	
<i>Lernziele/Kompetenzen</i>	<p>Die Studierenden besitzen umfangreiche Kenntnisse über grundlegende Methoden und Systeme der Digitaltechnik und den Entwurf digitaltechnischer Systeme in Hardware und programmierbaren Bausteinen.</p> <p>Die Studierenden besitzen die Fähigkeit, digitaltechnische Aufgaben selbständig mit Hilfe von analytischen Methoden der Boole'schen Algebra und in VHDL zu lösen. Sie können komplexe Systeme analysieren und synthetisieren und auf bekannte diskrete Komponenten oder VHDL-Grundmuster zurückführen. Die Studierenden sind in der Lage, Steuerungsaufgaben mit digitaltechnische Automaten zu lösen und umzusetzen. Schließlich kennen sie die technologischen Randbedingungen digitaltechnischer Bauelemente und können Überlastungs- und Laufzeiteffekte vermeiden.</p> <p>Die Studierenden sind in der Lage, die erworbenen Kenntnisse in praktischen Projekten zur Steuerung von elektro-mechanischen Modellen mit selbst entwickelten Automaten umzusetzen.</p>	
<i>Inhalt</i>	<p>Das Modul vermittelt die theoretischen und praktischen Grundlagen zum Aufbau von digitaltechnischen Systemen.</p> <p>Zahlensysteme, Codes und Boolesche Algebra Zahlensysteme zur Basis N und deren Umrechnung bzgl. des Dezimalsystems, schriftliche Grundrechenarten im Dualsystem, Boolesche Postulate und -Theoreme, Boolesche Funktionen verdeutlicht anhand von Schalterimplementierung, Klassifizierung u. Eigenschaften von Codes (Redundanz, Hamming-Distanz, Stetigkeit, Einschrittigkeit), BCD-Codes, spez. Gray-Code</p> <p>Schaltnetze Beschreibung Boolescher Funktionen als Schaltplan und Funktionstabelle, Disjunktive- und Konjunktive- (Normal)form, KV-Diagramme, Don't-Care-Bedingungen, Typische Schaltnetze (1-aus-n-Decoder, Multiplexer, Demultiplexer, Halbaddierer), Volladdierer, Vergleicher und deren Kaskadierung Einfache Synthese von Schaltnetzen in VHDL inkl. Simulation.</p> <p>Flip-Flops und Register RS- JK- D-Flip-Flop, Taktzustandssteuerung, Taktflankensteuerung, Master-Slave-Prinzip, erste praxisrelevante Spezifikationen (setup time, hold time, minimum puls width), statische Setz- und Rücksetz-Eingänge, Schreib-Lese-Register und Schieberegister auf Basis von D-Flip-Flops. Implementierung von FF und Registern in VHDL.</p>	

	<p>Synchrone Zähler Aufbaus eines synchronen binären Zählers, Zählerbeschreibung mittels Zustandsüberführungsdiagramm, Zählerentwurf mittels diskreter D- und JK-Flip-Flops, Nachteile asynchroner Zähler. Implementierung von Zählern in VHDL.</p> <p>Automaten Allgemeine Typen von Automaten (Moore, Mealy) sowie deren Beschreibung mittels Zustandsüberführungsdiagramm, Umwandlung von Mealy nach Moore, Automatenimplementierung mittels diskreter D- und JK-Flip-Flops, Vor- und Nachteile von Moore und Mealy, Zu beachtende Eigenschaften von Moore-Automaten (Determinismus, Vollständigkeit. Umsetzung von Automaten in VHDL inkl. Simulation und Test.</p> <p>Hasards Schaltungshazard und deren Vermeidung in zweistufigen (gemäß disjunktiver Form) implementierten Schaltnetzen, Funktionshasards deren Feststellung mittels KV-Diagramm und deren Vermeidung</p> <p>CMOS-Technologie Grober Aufbau eines MOS-FE-Transistors (n-Kanal, p-Kanal, Pinch-Off-Spannung), MOS-FET als Schalter (Relais), Realisierung von Grundfunktionalitäten eines Gatter (Gegentakt-Stufe, Tri-State- und Open-"Collector"-Ausgang,), Aufbau einfacher Gatter unter Verwendung von MOS-FETs (CMOS-Technologie)</p> <p>Kenngrößen digitaler Schaltungen Statische Kenngrößen: Spannungspegel, Eingangs- sowie Ausgangs- und Übertragungskennlinie, Störabstand, Tatsächliche Belastbarkeit eines Gatter, Fan-In, Fan-Out); Dynamische Kenngrößen: Gatterlaufzeit, Flankensteilheit; Verlustleistung</p> <p>VHDL-Grundlagen (zusammengefasst) Parallel zu den Themen o.g. (Schaltnetze, Flip-Flops und Register, synchrone Zähler, synchrone Automaten) werden die für deren Implementierung in VHDL notwendigen VHDL-Grundkenntnisse anhand von Entwurfsmustern eingeführt. Diese sind: Aufbau eines einfachen VHDL-Programms (entity, architecture, in, out, std_logig, logische operatoren, signal, einfache Signalzuweisung, bedingte Signalzuweisung); Prozesse und sequentielle Anweisungen (process, variable, if, case, 'event); Vektoren (vector, for-generate); Realisierung von Zählern und Automaten in VHDL (+/- Operatoren, ieee.std_logic_arith, conv_std_logic_vector, type)</p>
<i>Studien-/Prüfungsleistungen</i>	Prüfungen: schriftlich Voraussetzungen: Praktikumstestat DT
<i>Medienformen</i>	Folien, Tafel, Beamer Webseite: prodo.fh-koeln.de
<i>Literatur</i>	Urbanski K., Woitowicz R.: „Digitaltechnik“, 4. Auflage Springer 2004; Beuth K.: „Elektronik Bd. 4 Digitaltechnik“, Vogel Verlag 2001; Lipp H.M.: „Grundlagen der Digitaltechnik“, 4. Auflage Oldenbourg 2002